

CST Studio Suite - EDA / SI-PI

개요	Design Rule Checking을 진행할 수 있는 CST BOARDCHECK과 신호 무결성과 전원 무결성을 분석할 수 있는 각각의 Solver(SI-TD Analysis Solver, SI-FD Analysis Solver, IR-Drop Analysis Solver, PI-FD Analysis Solver), 디커플링 커패시터 배치에 대한 최적화를 진행할 수 있는 De-Cap Optimization Tool에 대해서 소개, 각각에 대한 실습 과정으로 구성.	
효과	<ol style="list-style-type: none"> 1. CST BOARDCHECK을 활용한 SI/PI/EMC 위반 사항 체크 2. 신호 무결성과 전원 무결성 확인 3. 디커플링 커패시터를 활용한 회로 최적화 	
일정	1일차	<ul style="list-style-type: none"> • Introduction to SIMULIA CST STUDIO SUITE • Workshop I – PCB Board Check • Workshop II – Practicing SI simulation • Workshop III – Practicing PI and Decoupling Capacitor Optimization
	2일차	<ul style="list-style-type: none"> • Workshop IV - S-parameter and TDR analysis of a high-speed connector • Workshop V - Differential Via Pair (optional) • Workshop VI - SerDes Channel Analysis

